

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

## **IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

F-017

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-325977

(43) 公開日 平成6年(1994)11月25日

(51) Int. Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 C 4/40	3 2 1	9174-5E		
H 0 1 F 15/00		D 7319-5E		
17/00		D 7319-5E		
H 0 3 H 7/075		A 8321-5J		

審査請求 未請求 請求項の数 8 O L (全 10 頁)

(21) 出願番号 特願平5-112642

(22) 出願日 平成5年(1993)5月14日

(71) 出願人 000006264

三菱マテリアル株式会社

東京都千代田区大手町1丁目5番1号

(72) 発明者 内田 彰

新潟県南魚沼郡大和町浦佐972番地 三菱  
マテリアル株式会社セラミックス研究所浦  
佐分室内

(72) 発明者 小島 靖

新潟県南魚沼郡大和町浦佐972番地 三菱  
マテリアル株式会社セラミックス研究所浦  
佐分室内

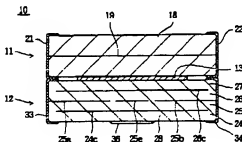
(74) 代理人 弁理士 須田 正義

(54) 【発明の名称】  $\pi$ 型LCフィルタ及び $\pi$ 型LCフィルタアレイ

(57) 【要約】

【目的】 小型で生産性が高く実装コストが安価な $\pi$ 型LCフィルタ及びそのLCフィルタアレイを得る。機器に実装したときの部品点数が少なく済み、回路基板上の配線の引き回しが単純で機器を小型化し得る。製造時にクラックや特性が変化しない。

【構成】 本発明の $\pi$ 型LCフィルタ10は、積層チップコンデンサ12の上面に積層チップインダクタ11の下面が重合して熱硬化性樹脂又はガラスペーストの接着剤13により一体化され、第1外部電極21と第3外部電極33が電気的に接続され、かつ第2外部電極22と第4外部電極34が電気的に接続される。



- 10  $\pi$ 型LCフィルタ  
11 積層チップインダクタ  
12 積層チップコンデンサ  
13 接着剤  
18 フェライト磁芯体  
19 第1内部電極  
21 第1外部電極  
22 第2外部電極  
23 第3外部電極  
24 第4外部電極  
25a, 25b, 25c, 25d, 25e, 25f, 25g, 25h, 25i, 25j, 25k, 25l, 25m, 25n, 25o, 25p, 25q, 25r, 25s, 25t, 25u, 25v, 25w, 25x, 25y, 25z 分層電極  
26 誘電体絶縁体  
27 第3外部電極  
28 第4外部電極  
29, 37 接地電極

## 【特許請求の範囲】

【請求項1】 直方体に形成されたフェライト焼結体(18)の対向する両側面に設けられた一対の第1及び第2外部電極(21, 22)とこれらの第1及び第2外部電極間を接続するようにフェライト焼結体内部に設けられた第1内部電極(19)とを有する積層チップインダクタ(11)と、

上面が前記直方体と同一面積の直方体に形成された誘電体焼結体(28)の対向する両側面に設けられた一対の第3及び第4外部電極(33, 34)と前記両側面と別の両側面に設けられた接地電極(36, 37)とを有し、誘電体焼結体内部に前記第3外部電極(33)に接続された第2内部電極(25a)と前記第4外部電極(34)に接続された第3内部電極(25b)とを各別に有し、誘電体焼結体内部に誘電体層(25, 26)を挟んで前記第2及び第3内部電極(25a, 25b)に対向する位置に設けられ前記接地電極(36, 37)に接続されたアース電極(24c, 26c)を有する積層チップコンデンサ(12)とを備え、

前記チップコンデンサ(12)の上面に前記チップインダクタ(11)の下面が重畳して接合剤(13, 43)により一体化され、前記第1外部電極(21)と前記第3外部電極(33)が電気的に接続され、かつ前記第2外部電極(22)と前記第4外部電極(34)が電気的に接続されたことを特徴とする $\pi$ 型LCフィルタ。

【請求項2】 積層チップコンデンサ(12)が誘電体焼結体内部の第2内部電極(25a)と第3内部電極(25b)の間に接地電極(36, 37)に接続された分層電極(25c)を有する請求項1記載の $\pi$ 型LCフィルタ。

【請求項3】 接合剤が熱硬化性樹脂(13)である請求項1記載の $\pi$ 型LCフィルタ。

【請求項4】 接合剤がガラスペースト(43)であって、フェライト焼結体と誘電体焼結体とを前記ガラスペーストにより一体化した状態でこの接合体の両側面に第1及び第3外部電極と第2及び第4外部電極とがそれぞれ一体的に形成された請求項1記載の $\pi$ 型LCフィルタ。

【請求項5】 直方体に形成されたフェライト焼結体(68)の対向する両側面に設けられた複数の第1及び第2外部電極(71, 72)とこれらの第1及び第2外部電極間を各別に接続するように開閉をあげてフェライト焼結体内部に設けられた複数の第1内部電極(69)とを有する積層チップインダクタアレイ(61)と、

上面が前記直方体と同一面積の直方体に形成された誘電体焼結体(78)の対向する両側面に開閉をあげて設けられた複数の第3及び第4外部電極(83, 84)と前記両側面と別の両側面に設けられた接地電極(86, 87)とを有し、誘電体焼結体内部に前記複数の第3外部電極(83)に接続された複数の第2内部電極(75a)と前記複数の第4外部電極(84)に接続された複数の第3内部電極(75b)とを各別に有し、誘電体焼結体内部に誘電体層(75, 76)を挟んで前記第2及び第3内部電極(75a, 75b)に対向する位置に設けられ前記接地電極(86, 87)に接続されたアース電極(74c, 76c)を有する積層チップコンデンサアレイ(62)とを備え、

前記チップコンデンサアレイ(62)の上面に前記チップインダクタアレイ(61)の下面が重畳して接合剤(13)により一体化され、前記複数の第1外部電極(71)と前記複数の第3外部電極(83)が電気的に各別に接続され、かつ前記複数の第2外部電極(72)と前記複数の第4外部電極(84)が電気的に各別に接続されたことを特徴とする $\pi$ 型LCフィルタアレイ。

【請求項6】 積層チップコンデンサアレイ(62)が誘電体焼結体内部の第1内部電極(75a)と第2内部電極(75b)の間に接地電極(86, 87)に接続された分層電極(75c)を有する請求項1記載の $\pi$ 型LCフィルタアレイ。

【請求項7】 接合剤が熱硬化性樹脂(13)である請求項5記載の $\pi$ 型LCフィルタアレイ。

【請求項8】 接合剤がガラスペーストであって、フェライト焼結体と誘電体焼結体とを前記ガラスペーストにより一体化した状態でこの接合体の両側面に第1及び第3外部電極と第2及び第4外部電極とがそれぞれ複数対一体的に形成された請求項5記載の $\pi$ 型LCフィルタアレイ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は回路基板に直接実装するためのコンデンサとインダクタを複化したLCフィルタ及びそのフィルタアレイに関する。更に詳しくはデジタル機器の信号伝送系のノイズを除去するために用いられる $\pi$ 型LCフィルタ及び $\pi$ 型LCフィルタアレイに関するものである。

## 【0002】

【従来の技術】 集積回路などの半導体素子を用いたデジタル機器は、機器外部から電磁波、信号線を通じて、或いは空中を伝播して侵入するノイズにより誤動作したり、内部回路素子が破壊される弱点を持っている。一方、デジタル機器は処理速度の高速化の趨勢にあり、クロック周波数はより高周波に移行される傾向のため、従来問題にならなかった数100MHzにも及ぶ高周波ノイズが影響するようになっている。

【0003】 こうした問題を解消し、一般的に広帯域にわたる大きなノイズ除去効果を得るために、次の対策を講じていた。

- ① 信号伝送系の各々の信号経路毎に回路基板上にチップコンデンサとチップインダクタを実装してLCフィルタを構成する。
- ② 3本のリード端子構造のコンデンサのうち、1本の信号用リード端子にフェライトビーズを装着してT型のLCフィルタを構成する。
- ③ インダクタと同時フェライト材料とコンデンサとなる誘電体材料を同時に焼結して焼結一体化する。このLCフィルタとしては、例えば特開平4-257111号

公報に複層チップπ型フィルタが示されている。  
そして信号経路が複数ある場合には、上記LCフィルタを複数個回路基板上に実装している。

【0004】

【発明が解決しようとする課題】しかし、上記①のLCフィルタでは、チップコンデンサとチップインダクタを各別に基板上に搭載するため、部品点数が多くなり、取付工数が大きく、実装密度が低くなり、しかも回路基板における配線の引き回しが煩雑になる等の問題点がある。また上記①のフェライトビーズ付きの3端子構造のコンデンサからなるLCフィルタは、回路基板に表面実装できず、機器を小型化することが困難な不具合がある。更に上記①のLCフィルタでは、フェライト材料と誘電体材料を同時に焼成すると、熱収縮や熱膨張係数などの材料間の差によって、チップインダクタとチップコンデンサが剥離したり、積層体にクラックを生じるなどの原因になる。また焼成時に材料間の相互拡散が起き、材料の特性が低下するなど、量産する上で解決しなければならない問題が多い。

【0005】本発明の目的は、小型で生産性が高く実装コストが安価なπ型LCフィルタ及びそのLCフィルタアレイを提供することにある。本発明の別の目的は、機器に実装したときの部品点数が少なくて済み、回路基板での配線の引き回しが単純で機器を小型化し得るπ型LCフィルタ及びそのLCフィルタアレイを提供することにある。本発明の更に別の目的は、製造時にクラックや特性が変化しないπ型LCフィルタ及びそのLCフィルタアレイを提供することにある。

【0006】

【課題を解決するための手段】上記目的を達成するための本発明の構成を、実施例に対応する図1～図7を用いて説明する。本発明のπ型LCフィルタ10は、直方体に形成されたフェライト焼結体18の対向する両側面に設けられた一対の第1及び第2外部電極21、22とこれらの第1及び第2外部電極間を接続するようにフェライト焼結体内部に設けられた第1内部電極19とを有する積層チップインダクタ11と、上下面が上記直方体と同一面積の直方体に形成された誘電体焼結体28の対向する両側面に設けられた一対の第3及び第4外部電極33、34と上記両側面と別の両側面に設けられた接地電極36、37とを有し、誘電体焼結体内部に第3外部電極33に接続された第2内部電極25aと第4外部電極34に接続された第3内部電極25bとを各別に有し、誘電体焼結体内部に誘電体層25、26を挟んで第2及び第3内部電極25a、25bと対向する位置に設けられた接地電極36、37に接続されたアース電極24c、26cを有する積層チップコンデンサ12とを備える。その特徴ある構成は、チップコンデンサ12の上面にチップインダクタ11の下面が重合して熱硬化性樹脂又はガラスペーストの接着剤13により一体化され、第1外

部電極21と第3外部電極33が電氣的に接続され、かつ第2外部電極22と第4外部電極34が電氣的に接続されたことにある。

【0007】

【作用】プリント回路基板上にπ型LCフィルタ10を実装して、基板の信号経路の途中に第3外部電極33と第4外部電極34をそれぞれ介装接続し、接地電極36、37を基板上のアース導路上に接続する。チップインダクタ11の第1内部電極19を經由して信号経路を通る信号は、基板実装後のアース側に発生する残留インダクタンスを極めて小さく抑え、またチップコンデンサ12は高周波ノイズを除去する。π型LCフィルタ10はチップインダクタ11とチップコンデンサ12とを焼結により一体化せず、接着剤により一体化しているため、小型で生産性が高く実装コストが安価な上、製造時にクラックの発生やフェライト材料と誘電体材料の相互間の拡散を防止できる。

【0008】

【実施例】次に本発明の実施例を図面に基づいて詳しく説明する。図1～図7は第1実施例のπ型LCフィルタ10を示す。図1～図3に示すように、π型LCフィルタ10は、積層チップインダクタ11と積層チップコンデンサ12とでエポキシ樹脂のような熱硬化性樹脂からなる接着剤13により互いに接合される。図3、図4及び図6に示すように、積層チップインダクタ11は、複数枚の同形同大のフェライトシート14～17を積層して直方体に形成されたフェライト焼結体18の対向する両側面に一対の第1外部電極21及び第2外部電極22が設けられる。フェライトシート14～17の間隔面であるフェライトシート15の上面には中央長手方向に1本の帯状導体線路からなる第1内部電極19が導電性ペーストをスクリーン印刷することにより形成される。その他のフェライトシート14、16及び17のシート表面には導体は形成されない。

【0009】図3、図5及び図7に示すように、積層チップコンデンサ12は、誘電体焼結体28と、この誘電体28の対向する両側面に設けられ一対の第3外部電極33及び第4外部電極34と、上記両側面と別の両側面に設けられた一対の接地電極36及び37とを備える。誘電体焼結体28は上記フェライトシートと同形同大の複数枚の誘電体シート24～27を積層して上記フェライト焼結体18と上下面が同一面積を有する。

【0010】この例では誘電体シート24は対向する2つの辺の中央に電氣的に接続され、別の対向する2つの辺は電氣的に絶縁される間隔24a、24bを有するアース電極24cをシート表面に備える。また誘電体シート25はアース電極24cが電氣的に絶縁されるシート24に対応する2つの辺に電氣的に接続される一対の第2内部電極25a及び第3内部電極25bとこれらの内部電極25a、25bと間隔25c、25dをあけて

5

両電極 25 a、25 b間を通過して別の対向する2つの辺の中央に電気的に接続される分層電極 25 eとをシート表面に備える。誘電体シート 26は誘電体シート 24と同等にアース電極 26 cが形成される。最上層の誘電体シート 27には導体は形成されない。電極 24 c、25 a、25 b、25 e及び 26 cはそれぞれ導電性ペーストをスクリーン印刷することにより形成される。第2内部電極 25 aは上記第3外部電極 33に、また第3内部電極 25 bは上記第4外部電極 34にそれぞれ電気的に接続される。更にアース電極 24 c、26 c及び分層電極 25 eは一对の接地電極 36、37に接続される。

【0011】前述したように接着剤 13でチップコンデンサ 12の上面にチップインダクタ 11の下面を重合して一体化することにより、図 2 (b) の等価回路に示される  $\pi$  型 LC フィルタ 10 が得られる。この LC フィルタ 10 は比較的低い温度でチップインダクタ 11 とチップコンデンサ 12 が一体化されるため、クラックの発生やフェライト材料と誘電体材料の相互間の膨張が防止される。

【0012】なお、図 1、図 6 及び図 7 は説明を容易にするためにシート部分を厚さ方向に拡大して示している。また、上記例では一对の接地電極 36 及び 37 を設けて 4 端子構造の積層チップコンデンサとしたが、誘電体焼結体 28 の下面を横切るように共通の接地電極を設け、図 2 (b) の等価回路に示すような 3 端子構造の積層チップコンデンサとしてもよい。また、第 1 内部電極 19 は 1 本のストレートな帯状導体線路に限らず、複数回折り曲げ、又は屈曲した導体線路でもよい。

【0013】図 8 及び図 10 は第 2 実施例の  $\pi$  型 LC フィルタ 40 を示す。両図において図 1 及び図 5 と同一符号は同一構成部品を示す。この例の特徴ある構成は、積層チップコンデンサ 42 には第 1 実施例のような分層電極を設けず、かつ積層チップコンデンサ 42 と積層チップインダクタ 11 とがガラスフリットを含むガラスペースト 43 により接着されたことにある。第 2 内部電極 25 a と第 3 内部電極 25 b との間には広い絶縁される間隔 25 f が設けられる。第 1 実施例では第 1 ～ 第 4 外部電極をそれぞれ別々に導電性ペーストに浸漬塗布し焼付けて形成した後、第 1 外部電極と第 3 外部電極、又は第 2 外部電極と第 4 外部電極とを重合することにより接続していたが、第 2 実施例ではフェライト焼結体 18 及び誘電体焼結体 48 をガラスペースト 43 で接着し一体化した後で、一体化したフェライト焼結体 18 及び誘電体焼結体 48 の両端部に導電性ペーストを付与して、第 1 外部電極と第 3 外部電極、又は第 2 外部電極と第 4 外部電極が同時に形成される。この一体化はガラスペーストに含まれるガラスフリットが溶融する 500 ～ 800 °C 程度の比較的低温であるため、第 1 実施例と同様にクラックの発生やフェライト材料と誘電体材料の相互間の膨張が防止される。

6

【0014】図 9 及び図 11 は第 3 実施例の  $\pi$  型 LC フィルタ 50 を示す。両図において図 1 及び図 5 と同一符号は同一構成部品を示す。この例の特徴ある構成は、積層チップコンデンサ 52 において第 2 内部電極と第 3 内部電極とが別々の誘電体シートに設けられ、かつ第 2 実施例と同様にフェライト焼結体 18 及び誘電体焼結体 58 がガラスフリットを含むガラスペースト 43 により接着されたことにある。即ち、図 11 において、誘電体シート 54 には 1 つの辺に電気的に接続され残りの 3 つの辺とは互いに電気的に絶縁される間隔 54 b、54 c、54 d を有する第 2 内部電極 54 a が形成され、誘電体シート 55 には積層した後にシート 54 上に形成された第 2 内部電極 54 a と重なり部分有し、一对の辺とは電気的に絶縁される間隔 55 a、55 b を有しかつこの一对の辺と別の一対の辺に電気的に接続されるアース電極 55 c が形成される。また、誘電体シート 56 には第 2 内部電極 54 a が電気的に接続されるシート 54 に対応する 1 つの辺に対向する 1 つの辺に電気的に接続され残りの 3 つの辺とは電気的に絶縁される間隔 56 b、56 c、56 d を有し、かつシート 55 のアース電極 55 c とは重なり部分を有する第 3 内部電極 56 a が形成される。

【0015】このように形成された誘電体シート 54 ～ 56 は、最上層の何れも導体の形成されない誘電体シート 57 とともに積層され、前記実施例と同様に誘電体焼結体となつて、その焼結体の両側面に現れた内部電極 54 a 及び 56 a にはそれぞれ図 9 に示した外部電極 21 (33) 及び 22 (34) が電気的に接続され、この焼結体の対向する別の両側面に現れたアース電極 55 c には接地電極 36 が電気的に接続される。

【0016】図 12 ～ 図 14 は第 4 実施例の  $\pi$  型 LC フィルタ 60 を示す。図 12 ～ 図 14 に示すように、このフィルタ 60 では、積層チップインダクタ 61 と積層チップコンデンサ 62 とがエポキシ樹脂のような熱硬化性樹脂からなる接着剤 63 により互いに接着される。積層チップインダクタ 61 は、複数枚の同形同大のフェライトシート (図示せず) を積層して直方体形成されたフェライト焼結体 68 の対向する両側面に 5 対の第 1 外部電極 71 及び第 2 外部電極 72 が等間隔に設けられる。焼結体 68 の内部には図 12 の破線で示すようにストレートした帯状導体線路からなる 5 つの第 1 内部電極 69 が電極 71 及び 72 間を各別に接続するように等間隔に設けられる。

【0017】積層チップコンデンサ 62 は、誘電体焼結体 78 と、この誘電体 78 の対向する両側面に設けられ 5 対の第 3 外部電極 83 及び第 4 外部電極 84 と、上記両側面と別の両側面に設けられた一对の接地電極 86 及び 87 とを備える。図 14 に示すように、誘電体焼結体 78 は上記フェライトシートと同形同大の複数枚の誘電体シート 74 ～ 77 を積層して上記フェライト

7

焼結体68と上下面が同一面積を有する。

【0018】この例では誘電体シート74は対向する2つの辺の中央に電気的に接続され、別の対向する2つの辺とは電気的に絶縁される間隔74a、74bを有するアース電極74cをシート表面に備える。また誘電体シート75はアース電極74cが電気的に絶縁されるシート74に対応する2つの辺に電気的に接続される5対の第2内部電極75a及び第3内部電極75bとこれらの内部電極75a、75bと間隔75c、75dをあけて両電極75a、75b間を通して別の対向する2つの辺の中央に電気的に接続される分層電極75eとをシート表面に備える。誘電体シート76は誘電体シート74と同様にアース電極76cが形成される。最上層の誘電体シート77には導体は形成されない。電極74c、75a、75b、75e及び76cはそれぞれ導電性ペーストをスクリーン印刷することにより形成される。第2内部電極75aは上記第3外部電極83に、また第3内部電極75bは上記第4外部電極84にそれぞれ電気的に接続される。更にアース電極74c、76c及び分層電極75eは一对の接地電極86、87に接続される。

【0019】前述したように接合剤13でチップコンデンサレイ62の上面にチップインダクタレイ61の下面を重ねて一体化することにより、図15の等価回路に示される $\pi$ 型LCフィルタ60が得られる。このLCフィルタ60は比較的低い温度でチップインダクタレイ61とチップコンデンサレイ62とが一体化されるため、クラックの発生やフェライト材料と誘電体材料の相互間の拡散が防止される。

【0020】なお、第4実施例において積層チップコンデンサレイは、図14に示される構造のものに限らず、他の応用例として図16～図18に示される誘電体シートの積み重ね構造のものでよい。図16において、図14と同一部分とは同一構成品を示す。図16に示される例では、第4実施例のような分層電極を設けず、かつ第2内部電極75aと第3内部電極75bとの間には広い絶縁される間隔75fが設けられる。

【0021】図17に示される例では、第2内部電極96aと第3内部電極94bとが別々の誘電体シートに設けられる。図17において、誘電体シート94には1つの辺に電気的に接続され残りの3つの辺は互いに電気的に絶縁される間隔94a、94c、94dを有する第3内部電極94bが形成され、誘電体シート95には積層された後にシート94上に形成された第2内部電極94bと重なり部分を有し、一对の辺とは電気的に絶縁される間隔95a、95bを有しかつこの一对の辺と別の一对の辺に電気的に接続されるアース電極95cが形成される。また、誘電体シート96には第3内部電極94bが電気的に接続されるシート94に対応する1つの辺に對向する1つの辺に電気的に接続され残りの3つの辺とは電気的に絶縁される間隔96b、96c、96dを有する

8

し、かつシート95のアース電極95cとは重なり部分を有する第2内部電極96aが形成される。

【0022】このように形成された誘電体シート94～96は、最上層の何も導体の形成されない誘電体シート97とともに積層され、第4実施例と同様に誘電体焼結体となつて、その焼結体の両側面に現れた内部電極96a及び94bにはそれぞれ図13に示した外部電極83及び84が電気的に接続され、この焼結体の対向する別の両側面に現れたアース電極95cには接地電極86及び87が電気的に接続される。

【0023】図18に示される例では、図17に示した誘電体シート94及び96においてそれぞれ分層電極94c及び96cがシート表面に形成される。即ち、分層電極94cは第3内部電極94bと間隔94c、94d、94fをあけてシート95のアース電極95cと同一の対向する2辺に電気的に接続される。また分層電極96cは同様に第2内部電極96aと間隔96c、96d、96fをあけてシート95のアース電極95cと同一の対向する2辺に電気的に接続される。

【0024】なお、図12～図18の例では、5つの信号経路用のLCフィルタレイを示したが、信号経路の数はこれに限るものではない。また、図12～図14の例では、接合剤として熱硬化性樹脂を用いたが、ガラスペーストでもよい。この場合、フェライト焼結体と誘電体焼結体とをガラスペーストにより一体化した状態での接合体の両側面に第1及び第3外部電極と第2及び第4外部電極とをそれぞれ複数対一体的に形成する。

【0025】

【発明の効果】以上述べたように、本発明によれば、チップコンデンサとチップインダクタを、又はチップコンデンサレイとチップインダクタレイをそれぞれ接合剤により重ね合わせ一体化したので、第一に小型で生産性が高く実装コストが安価なLCフィルタ及びそのLCフィルタレイが得られる。また、機器に実装したときの部品点数が少なくて済み、同路基板での配線の引き回しが単純で機器を小型化することができる。更に、従来の焼結一体化と比べて、比較的低温で接着できるため、製造時にクラックや特性が変化しない利点がある。

【図面の簡単な説明】

【図1】本発明第1実施例の $\pi$ 型LCフィルタの図2のA-A断面図。

【図2】(a)はその外観斜視図。(b)はその等価回路図。

【図3】(a)は図2の積層チップインダクタを積層チップコンデンサに重ね合わせた状態を示す斜視図。(b)はその等価回路図。

【図4】その積層チップインダクタの積層する前の斜視図。

【図5】その積層チップコンデンサの積層する前の斜視図。

9

【図6】そのフェライト焼結体の斜視図。

【図7】その誘電体焼結体の斜視図。

【図8】本発明第2実施例の $\pi$ 型LCフィルタの図1に  
相応する断面図。【図9】本発明第3実施例の $\pi$ 型LCフィルタの図1に  
相応する断面図。【図10】本発明第2実施例の $\pi$ 型LCフィルタの積層  
チップコンデンサの積層する前の斜視図。【図11】本発明第3実施例の $\pi$ 型LCフィルタの積層  
チップコンデンサの積層する前の斜視図。【図12】本発明第4実施例の $\pi$ 型LCフィルタアレイ  
の外観斜視図。【図13】図12の積層チップインダクタアレイを積層  
チップコンデンサアレイに重ね合わせる状況を示す斜視  
図。【図14】その積層チップコンデンサアレイの積層する  
前の斜視図。【図15】第4実施例の $\pi$ 型LCフィルタアレイの等価  
回路図。【図16】別の実施例の $\pi$ 型LCフィルタアレイの積層  
チップコンデンサアレイの積層する前の斜視図。【図17】更に別の実施例の $\pi$ 型LCフィルタアレイの  
積層チップコンデンサアレイの積層する前の斜視図。【図18】更に別の実施例の $\pi$ 型LCフィルタアレイの  
積層チップコンデンサアレイの積層する前の斜視図。

【符号の説明】

10、40、50  $\pi$ 型LCフィルタ

11 積層チップインダクタ

12、42、52 積層チップコンデンサ

13、43 接点剤

10

18 フェライト焼結体

19 第1内部電極

21 第1外部電極

22 第2外部電極

24~27、54~57 誘電体シート（誘電体層）

24c、26c アース電極

25a 第2内部電極

25b 第3内部電極

25e 分離電極

28、48 誘電体焼結体

33 第3外部電極

34 第4外部電極

36、37 接地電極

60  $\pi$ 型LCフィルタアレイ

61 積層チップインダクタアレイ

62 積層チップコンデンサアレイ

68 フェライト焼結体

69 第1内部電極

71 第1外部電極

72 第2外部電極

74~77 誘電体シート（誘電体層）

74c、76c アース電極

75a 第2内部電極

75b 第3内部電極

75e 分離電極

78 誘電体焼結体

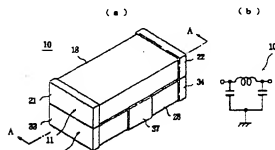
83 第3外部電極

84 第4外部電極

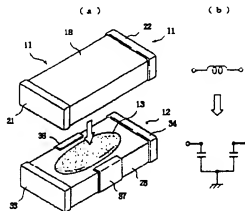
86、87 接地電極

30

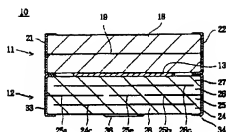
【図2】



【図3】

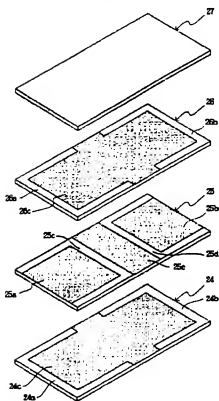


【图 1】

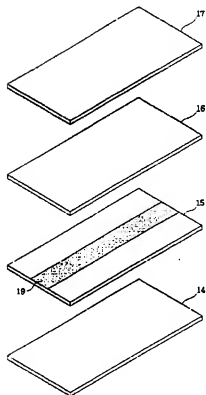


- 10  $\pi$ 型LCフィルタ
- 11 複重チャプインダクタ
- 12 複重チャプコンデンサ
- 13 誘導剤
- 16 フェライト磁結核
- 19 第1内部電極
- 21 第1外部電極
- 22 第2外部電極
- 24~27 誘電体シート(誘電体層)
- 24c, 25c アース電極
- 25a 第2内部電極
- 25b 第3内部電極
- 25c 分極電極
- 28 誘電体装結核
- 29 第8外部電極
- 34 第4外部電極
- 36, 37 装結電極

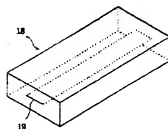
【例 5】



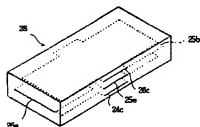
【图4】



【圖 6】

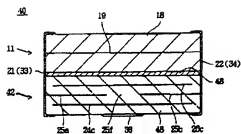


【图7】

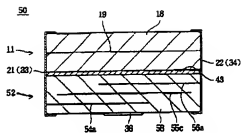




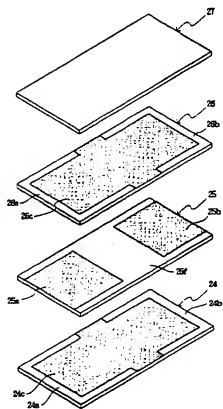
【図8】



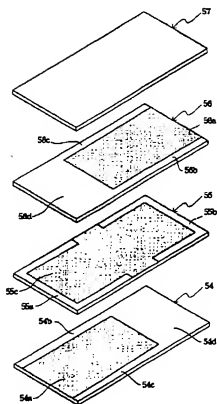
【図9】



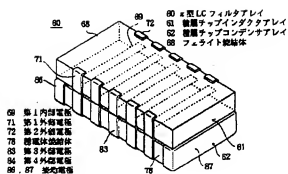
【図10】



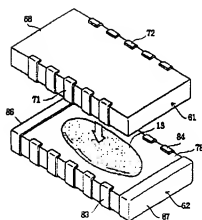
【図11】



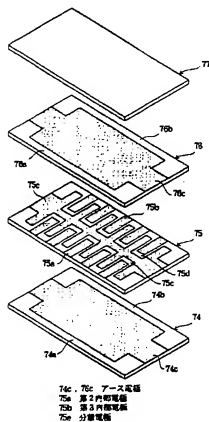
【図12】



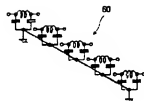
【図13】



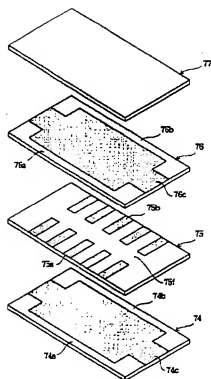
【図14】



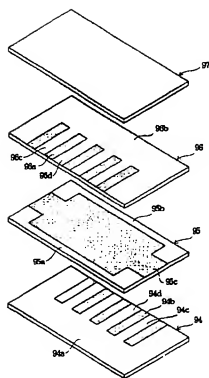
【図15】



【図16】



【図17】



【図18】

